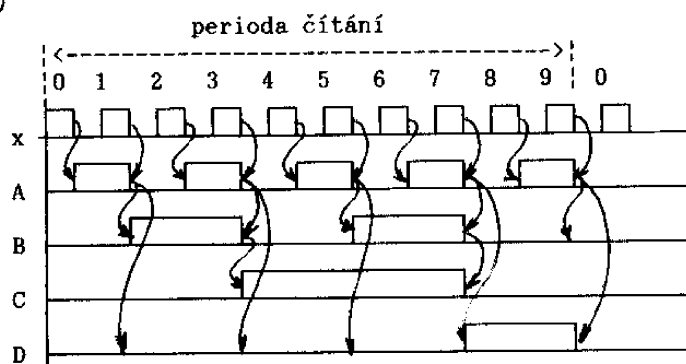


11. Návrh asynchronního automatu se synchronními klopnými obvody

Zvláštním případem asynchronních systémů je asynchronní automat se synchronními klopnými obvody (někdy jsou nazývány jako "obvody s vlastní synchronisací"). Takový automat si na základě vnějších podnětů vytváří synchronisační impulsy sám. Tyto impulsy jsou odvozeny od změn vnitřních proměnných. Celý postup si budeme demonstrovat na příkladu návrhu čítače podobného obvodu SN7490. Jedná se o asynchronní čítač mod. 10, pracující v binárním kódu. Jako první krok si navrhne časový diagram.

a)



Obr. 11.1. Časový diagram čítače změn na vstupu 'x'

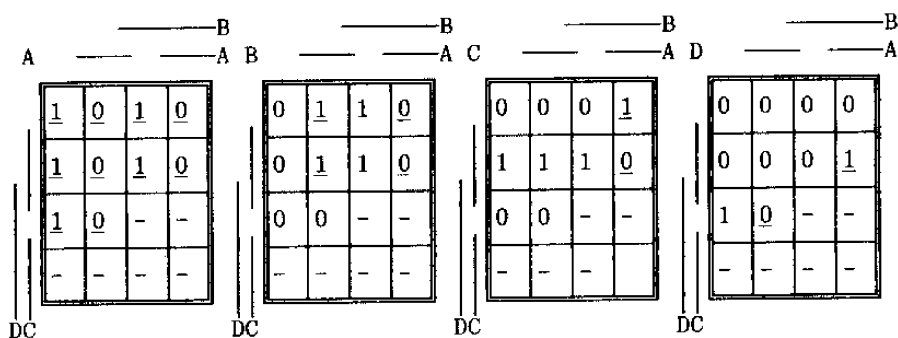
Čísla, uvedená nad jednotlivými stavy vyjadřují binární kombinaci výstupů A, B, C, D v daný okamžik-nejsou tedy pořadovými čísly !! Na časovém diagramu jsou uvedeny i vzájemně hranové závislosti mezi jednotlivými výstupy a tedy i postup generování synchronisačních impulsů.

b) Následuje návrh tabulky přechodů

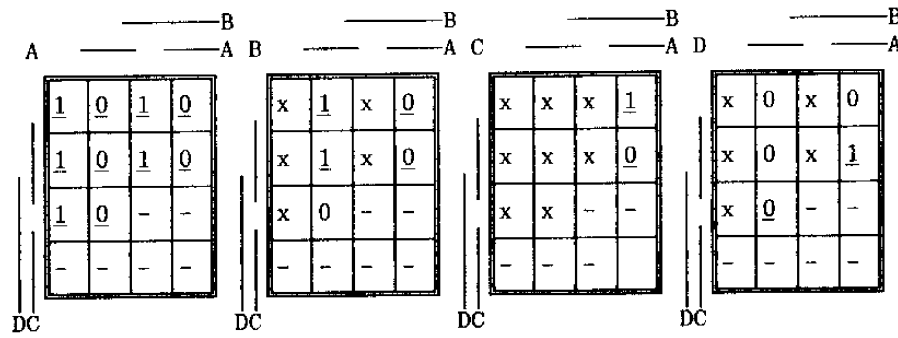
	D	C	B	A	D'	C'	B'	A'
0	0	0	0	0	0	0	0	1
1	0	0	0	1	0	0	1	0
2	0	0	1	0	0	0	1	1
3	0	0	1	1	0	1	0	0
4	0	1	0	0	0	1	0	1
5	0	1	0	1	0	1	1	0
6	0	1	1	0	0	1	1	1
7	0	1	1	1	1	0	0	0
8	1	0	0	0	1	0	0	1
9	1	0	0	1	0	0	0	0

Pozn.: Pro vyplňování map a jejich minimalizaci použijeme zvýrazněných změn. Změny jsou v tabulce přechodů zvýrazněny podtržením. Změnou se zde rozumí přechod ze stavu např. A do A' (ve stavu 0 jde o přechod z 0 do 1, tedy zvýrazníme 1).

c) Nyní vyplníme Svobodovy mapy (zvoleno) pro budicí funkce klopných obvodů. Na rozdíl od použití excitačních tabulek zde není nutno použít pro každou vnitřní proměnnou dvou map, ale stačí pouze jedna. Musíme však pro minimalizaci použít pravidel pro vyplňování map klopných obvodů JK.

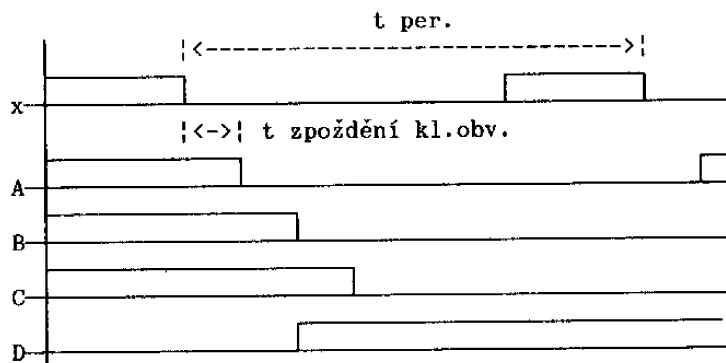


d) Pro získání budicích funkcí je však nyní nutno vztáhnout k mapám i časové závislosti mezi jednotlivými výstupy, tak jak byly uvedeny v časovém diagramu. Jako příklad si vysvětlíme postup pro proměnnou B. Z časového diagramu je patrné, že ke změnám na výstupu B dochází vždy, když přijde závěrná hrana z proměnné A. Je zde pouze jediná výjimka a tou je stav 9. V ostatních stavech 1, 3, 5 a 7 je situace jasná. Jelikož v ostatních stavech nepříjde hodinová hrana, nemůže dojít ke změně stavu klopného obvodu a proto v mapě vyplníme neurčitý stav (zde značen 'x'). Znamená to, že v mapě pro proměnnou B budou neurčitým stavem vyplněna políčka odpovídající stavům 0, 2, 4, 6 a 8. Nově vyplněné mapy jsou uvedeny dále.



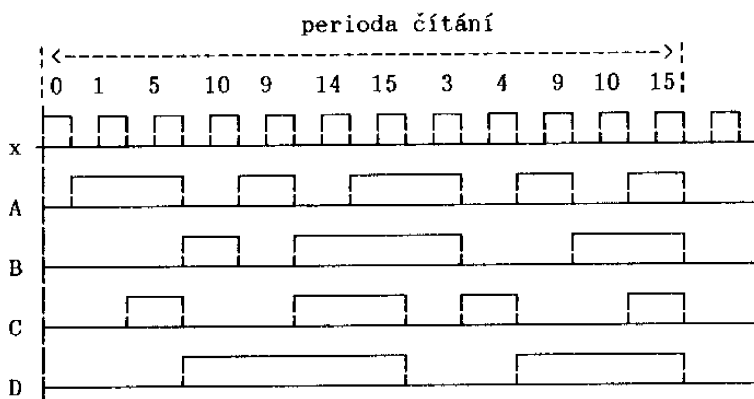
e) Připomeneme si nyní pravidla pro minimalizaci budicích funkcí klopných obvodů JK. Do výrazu pro vstup J patří všechny 1 a některé 0, 1 a x. Hodnoty,

stabilitu výstupů. Pro ilustraci zde uvedeme časový diagram, který odpovídá situaci, vznikající při nejhorsím případě (vždy se musíme zabývat nejhorsími možnými situacemi) při přechodu ze stavu 7 do stavu 8, tedy změně všech vnitřních proměnných.



Obr. 11.3 Časový diagram zobrazující přechod mezi stavy 7 a 8

Problémy jsou zde jasné - vidíme, že na výstupu se objeví stavy 7, 6, 12 a 8. Představme si, že bychom na výstupech takového čítače měli dekodér bez registru. Dostávali bychom mnoho výstupních stavů, které by mohly i poškodit systém, za takovým obvodem se nacházející. Vidíme, že se nevyhneme těmto nestabilním přechodným stavům a je proto nunté, abychom s nimi vždy při návrhu počítali.



Obr. 11.4. Časový diagram pro cvičení-př. 1, 2

11.1. Cvičení

1. Navrhněte asynchronní obvod se synchronními klopnými obvody, který bude realizovat zadaný časový diagram (obr. 11.4). Zanalyzujte se nad uvedenými stavy a zvolte řešení dané situace. Pro návrh použijte klopné obvody typu JK a hradla NAND.
2. Ten samý obvod navrhněte s klopnými obvody typu T a hradly NAND.
3. Navrhněte asynchronní obvod se synchronními klopnými obvody, který by splňoval zadání příkladů 13, 14, 15, 17, 18 a 20 z kapitoly 9.