

## 6. Hazardy v kombinačních obvodech

Až doposud jsme při návrhu kombinačních obvodů předpokládali, že jejich vlastnosti jsou do značné míry ideální, tedy nepředpokládali jsme žádné zpoždění logických členů. Pokud však chceme pracovat v praxi a naše návrhy mají být prakticky upotřebitelné, tak musíme fyzikální vlastnosti logických členů brát v potaz. Každý logický člen nebo lépe řečeno hradlo má své zpoždění. Toto zpoždění je dáno technologií výroby hradla a může se lišit až řádově. Pro naše účely budeme uvažovat zpoždění hradla  $T_h$ , přičemž toto zpoždění bude stejné jak při změně z nuly na jedničku, tak i při změně z jedničky na nulu. Přesné hodnoty zpoždění hradel v závislosti na jednotlivých technologiích naleznete v odpovídající firemní literatuře (katalogy součástek viz např. lit. 18, 19). Zde bychom chtěli upozornit, že u jednotlivých výrobců může dojít i ke značným rozdílům v udávaných hodnotách a nelze se proto plně spolehnout na to, že např. hradlo vyrobené technologií HC CMOS bude mít stejné parametry u výrobce Texas Instruments, Motorola nebo National Semiconductor apod. Vždy je potřeba tyto podrobnosti zjistit v odpovídající literatuře. Zde bychom chtěli čtenáře také upozornit na to, že při návrzích nejenom kombinačních obvodů je vždy prospěšné používat bez ohledu na cenu součástky jednoho výrobce. Důvodem je např. impedanční slučitelnost. Ta je velmi často opomíjena a v případě vyšších rychlostí může způsobit značné problémy. Proto v případě vyšších nároků na spolehlivost systému je lépe se přidržet jednoho výrobce.

Nyní k vlastním problémům, které zpoždění hradla přináší. Z hlediska návrhu existují dva okruhy, kterými se budeme podrobněji zabývat. Jedná se o tzv. statické hazardy a dynamické hazardy v kombinačních obvodech. V následujících odstavcích si ukážeme jak se těchto hazardů vyvarovat a jak je odstranit v případě návrhu již hotového.

### 6.1. Statické hazardy

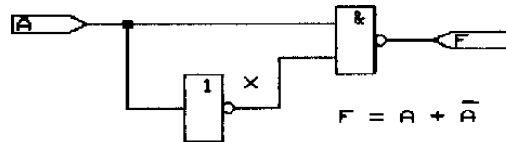
Nejprve si ukážeme, co to statický hazard je, a jak jej definovat. Statický hazard lze definovat takto:

Ke statickému hazardu v kombinačních obvodech dochází tehdy, jestliže při změně vstupní proměnné a stabilním stavu ostatních vstupních proměnných, dojde ke krátké změně výstupní proměnné, i když vzhledem k platnosti základních zákonů Booleovy algebry k této změně dojít nemělo. (Pozn.: negované proměnné mohou být na schemech značeny / !).

Metody zjišťování statických hazardů jsou dvě: první spočívá v analýze funkce pomocí map a vyhledávání nepokrytých přechodů mezi sousedními n-ticemi zatímco druhá spočívá v analýze zapojení pomocí časových diagramů.

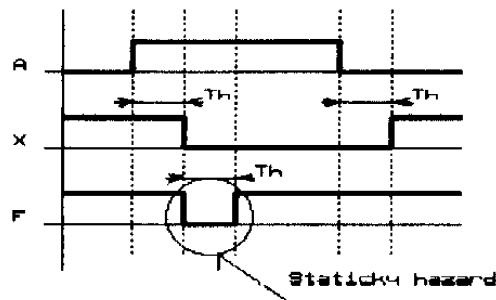
Prakticky si to ukážeme na případě jednoduchého zapojení, uvedeného na obr. 6.1. Vidíme, že se jedná o zapojení, které by mělo realizovat zákon o vlastnosti komplementu nebo též o vyloučení třetího (viz kap. 5), tedy na

výstupu F by měla být trvalá 1. Funkce F realizuje



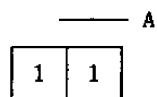
Obr. 6.1. Schema zapojení obvodu realizujícího funkci  $F = A + \bar{A}$

tedy funkci  $A + \bar{A} = 1$ . Provedeme-li si však časovou analýzu, zjistíme, že na výstupu obvodu se objeví na dobu, odpovídající zpoždění hradla  $T_h$  hodnota log. 0. Toto zjistíme na obr. 6.2. Časová analýza využívá i označení výstupu invertoru X, s jehož pomocí pak snadněji získáváme výstupní hodnoty. Co však způsobilo onu krátkou změnu na log. 0? Vidíme, že vlivem zpoždění do obvodu zaneseného invertorem X se zpodíla změna ze vstupu A, a tak došlo ke krátkému okamžiku, kdy na obou vstupech výstupního hradla F byla log. 1. Tato doba je dána právě zpožděním hradla X. Vidíme tedy, že i v takto jednoduchém schématu se mohou vyskytnout nežádoucí jevy. Jak jim však předcházet a jak se jich vyvarovat? V zásadě musíme nyní opustit při návrhu myšlenku, která pro nás až dosud byla hlavní, tj. navrhnout obvod pokud možno minimální. Dochází zde totiž k tomu, že obvod teoreticky minimální mívá v sobě zhusta i zakódován statický hazard.



Obr. 6.2. Časový diagram obvodu z obr. 6.1

Na našem případě si ukážeme, kde je příčina vzniku statického hazardu. Tato příčina je skryta v mapě navrhovaného obvodu. Každý nepokrytý přechod mezi n-ticemi v mapě představuje hazard v log. 1. Mapa našeho obvodu vypadá takto:

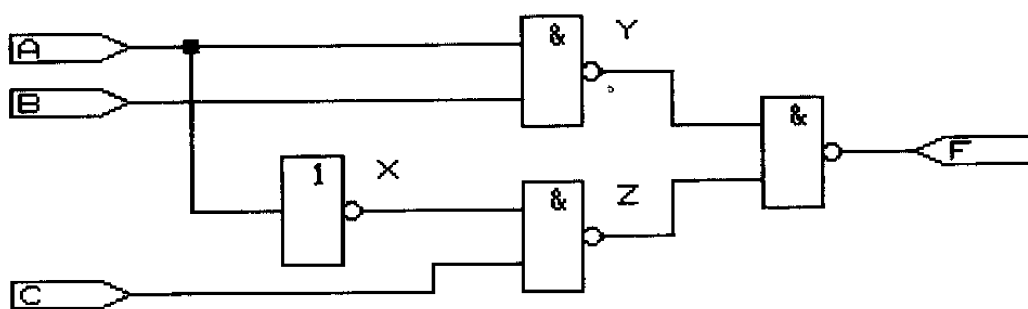


Všimněme si vyznačeného nepokrytého přechodu mezi n-ticemi. Odstraněním tohoto přechodu odstraníme i hazard. Dostaneme tak funkci log.1. Postup lze dále demonstrovat na velmi názorném příkladu teorému o konsensu.

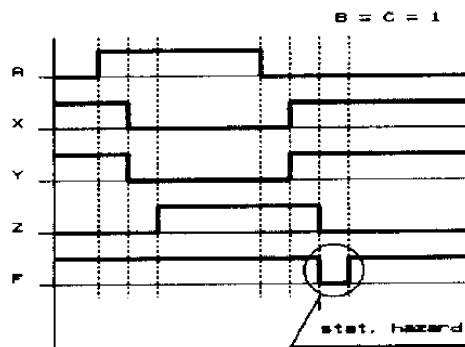
Teorém o konsensu má tento tvar:

$$ab + \bar{a}c = ab + \bar{a}c + bc$$

Jako první krok si navrhne realizaci levé strany rovnice. Schema navrženého obvodu je na obr.6.3. Provedeme-li si časovou analýzu zjistíme, že obvod vykazuje statický hazard na proměnné a (viz obr.6.4).



Obr. 6.3. Schema obvodu realizujícího levou stranu teorému o konsensu



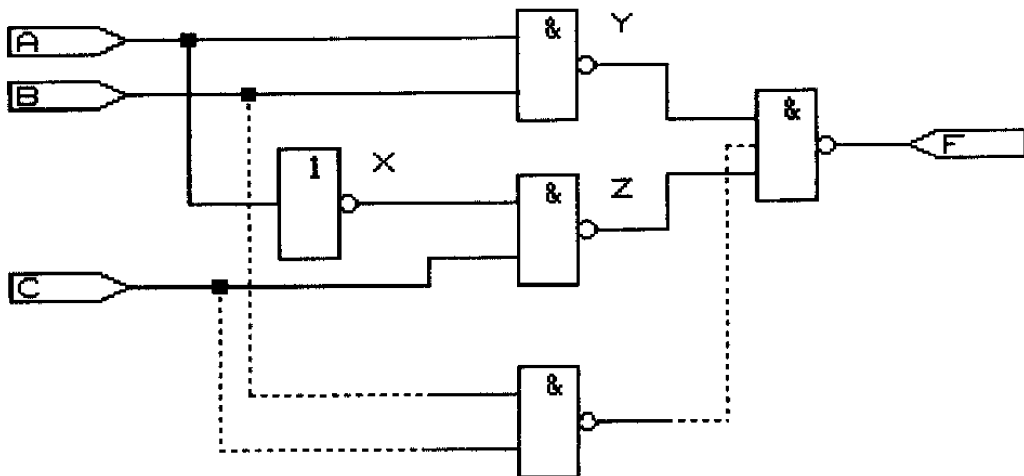
Obr. 6.4. Časový diagram obvodu z obr. 6.3.

Pro tvorbu tohoto časového diagramu je potřeba provést zcitlivění cesty, tzn. nastavení vstupních proměnných mimo testované, na hodnoty, které umožní, aby se změny sledované proměnné projevíly na výstupu. Někdy bývá tento postup

nazývá se metodou "intuitivního zcítlivění cesty". Tento pojem je znám z diagnostiky číslicových obvodů, kde se tato metoda používá pro vytváření testů. Zde byly nastaveny proměnné B a C na hodnotu log. 1. Namalujeme-li si mapu tohoto obvodu, zjistíme, že existuje nepokrytý přechod mezi dvojicemi, který vykazuje hazard na proměnné a. Všimněte si lokalizace hazardu na

	b		
	a		
	0	1	0
c	1	0	1

proměnnou. Dané místo je zvýrazněno zesílenou čarou. Pokryjeme-li naznačený přechod dvojicí bc, získáme pravou stranu teoremu o konsensu. Schema potom vypadá tak jak je patrné z obr. 6.5.



Obr. 6.5. Schema upraveného obvodu, který je již bezhazardový

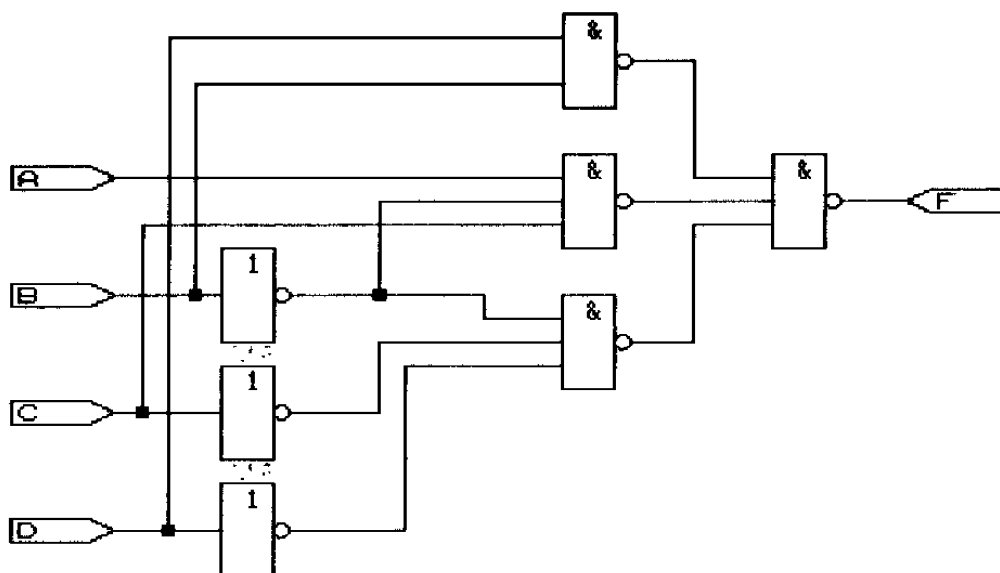
Všimněte si, že novou dvojicí je ve funkci odstraněna závislost na sledované proměnné a také toho, že teorem o konsensu odstraňuje statický hazard v kombinačních obvodech.

Na závěr této kapitoly bychom chtěli podotknout, že zde záměrně nejsou uvedeny metody odstraňování hazardů pomocí zpožďovacích členů nebo invertorů. Tyto metody totiž nejsou založeny na analytickém přístupu, ale na empirii. Navíc použití dvojice invertorů pro vytvoření zpoždění pouze mění hazard vznikající např. při přechodu vstupní proměnné z 0 na 1 na hazard vznikající při přechodu z 1 do 0 a nebo pouze posune. Proto nemá příliš smysl se zde těmito postupy zabývat. Čtenář si může sám vyzkoušet co se stane, jestliže zařadí zpoždění

do obvodu, realizujícího zákon o vyloučení třetího.

#### Cvičení

1. Proveďte test obvodu jehož schema je uvedeno na obr. 6.6. Analýzou pomocí Rottových mřížek zjistíte funkci obvodu a z map zjistíte, zda v obvodu je hazard v log. 1 nebo 0. Dále proveďte analýzu pomocí časových diagramů.
2. Zjistíte statické hazardy v příkladech z kap. 3 a 5.



Obr. 6.6. Schema obvodu pro cvičení

#### 6.2. Dynamické hazardy

Dynamické hazardy představují na rozdíl od statických hazardů vážnější problém, neboť nejdou tak snadno odhalit pomocí teoretických nástrojů. Tedy nelze na ně přijít např. pouze z map výstupní funkce. Nejjednodušším způsobem jak odhalit dynamický hazard jsou časové diagramy. Dynamický hazard lze definovat takto:

K dynamickému hazardu v kombinačních obvodech dochází tehdy, jestliže při změně vstupní proměnné a současně stabilním stavu ostatních vstupních proměnných dojde vlivem fyzikálních vlastností logických členů k několikanásobné změně výstupní proměnné ačkoliv podle zákonů Booleovy algebry mělo dojít ke změně pouze jednorázové.

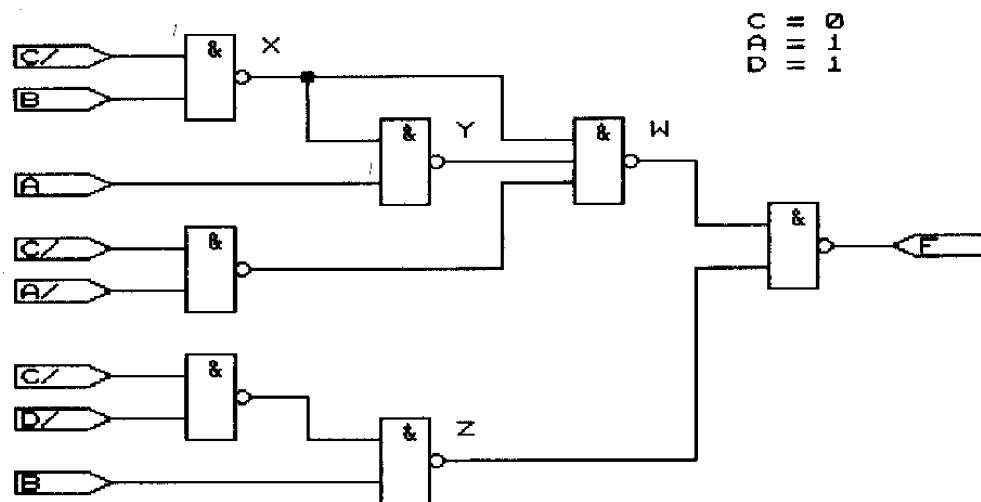
Názorně si celou situaci ukážeme na následujícím příkladu.

### Příklad

Provedte analýzu zadaného zapojení (obr. 6.7.) z hlediska výskytu dynamických hazardů.

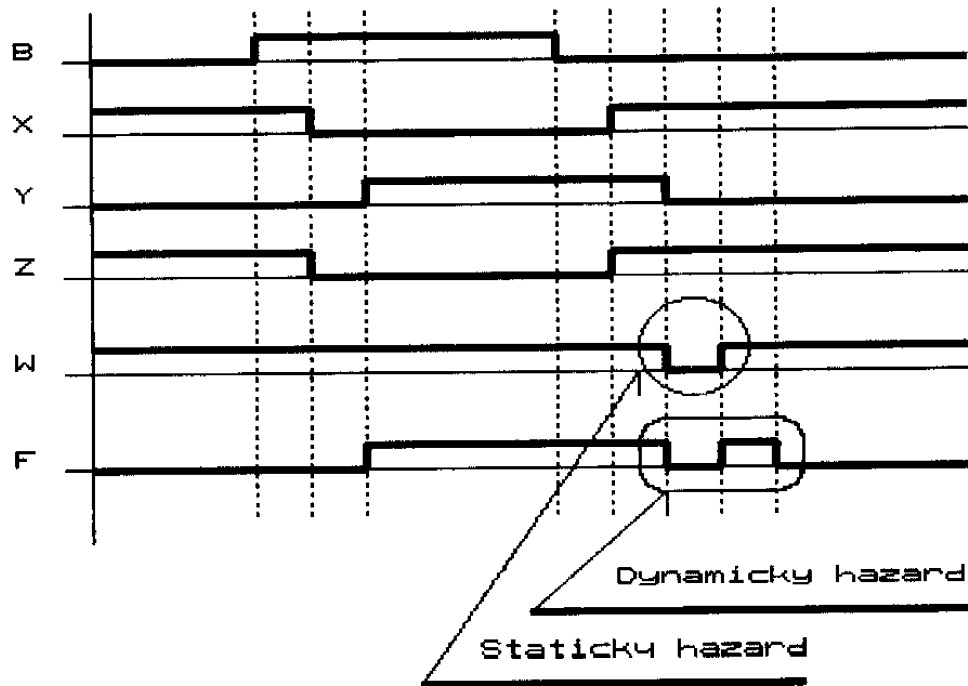
Jako první krok si určíme nejpodezřelejší proměnnou. Tou bude zřejmě ta vstupní proměnná, která má nejvíce rozdílů v počtu úrovní, přes které se šíří k výstupu. Z hlediska jednotlivých vstupních proměnných situace vypadá takto: vstupní proměnná A (včetně své negace) se šíří přes 3-3 úrovně, proměnná B se šíří přes 2-3-4 úrovně, proměnná C se šíří přes 3-4-3-3 úrovně a proměnná D se šíří přes 3 úrovně. Z tohoto hlediska se jako nejpodezřelejší jeví proměnná B, a proto se jí budeme zabývat. Provedeme zcitlivění cesty. Pro sledování proměnné B je nutno nastavit proměnnou  $A = 1$ ,  $C = 0$ ,  $D = 1$ . Po tomto nastavení provedeme časovou analýzu (viz obr. 6.8.).

Na časovém diagramu je jasně patrné, že za dynamický hazard je zodpovědný statický hazard v podbloku zapojení. Zde můžeme vyslovit tvrzení, že za dynamický hazard je vždy zodpovědný statický hazard, nacházející se v zapojení v některém z nižších bloků. Chceme-li se tedy vyvarovat dynamických hazardů,

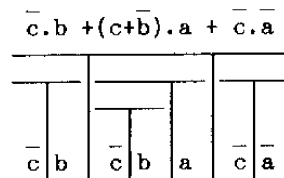


Obr. 6.7. Analyzované zapojení

musíme v prvé řadě odstranit hazardy statické a to ve všech podblocích sledovaného obvodu. Pro tento účel si provedeme analýzu funkcí všech podbloků. Abychom zjistili log. funkci, použijeme Rottových mřížek. Je nutno dát si vždy pozor na hazardy statické a to již během návrhu nejnižších částí zapojení. Chceme-li odstranit dynamický hazard, musíme odstranit nejprve hazard statický. Provedeme analýzu zapojení o stupeň níže, tedy na výstupu 3  
Obr. 6.8. Časové diagramy sledovaného obvodovstupového hradla NAND.



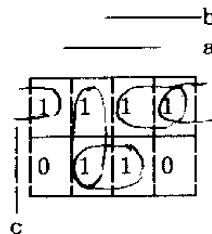
Výsledek analýzy, prováděné pomocí Rottových mřížek je na obr. 6.9.

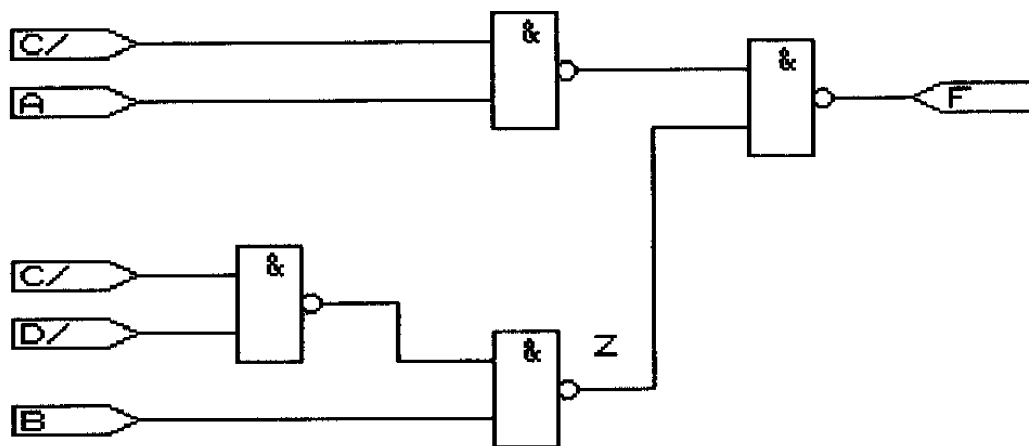


Výsledná funkce je  $\bar{c}b + ac + \bar{a}b + \bar{a}c$

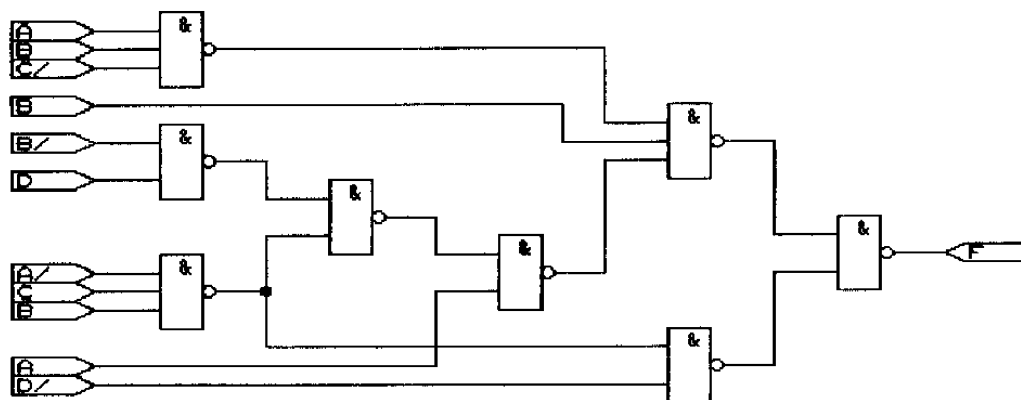
Obr. 6.9. Analýza podbloku ze sledovaného obvodu

Jestliže získanou funkci zaneseme do mapy, získáme toto:





Obr. 6.10. Schema upraveného obvodu



Obr. 6.11. Zadání pro cvičení

Zaneseme-li jednotlivé implikanty do mapy, získáme smyčky, které ukazují na statické hazardy v proměnných a, b i c. Minimalizací získáme nyní bezhazardový tvar funkce, který je  $\bar{c} + a$ . Nahradíme tedy celý podblok jedním hradlem NAND. Schema upraveného obvodu je na obr. 6.10.

#### Cvičení

1. Analyzujte zadané schema na obr. 6.11. z hlediska dynamických hazardů.

2. Proveďte test z hlediska hazardů u obvodu, který navrhnete dle funkce

$$F(d,c,b,a) = \bar{a}\bar{b} + \bar{a}[(b + \bar{c}d).(a + \bar{b}c) + \bar{c}d]$$

Návrh musí respektovat zadání, tj. i závorky.

- a) použijte hradla NAND
- b) použijte hradla NOR

3) Proveďte test na hazardy v obvodu, jehož schema je na straně 29, obr. 5.8b